

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2004 EPO. All rts. reserv.

9460327

Basic Patent (No,Kind,Date): JP 2212818 A2 900824 <No. of Patents: 002>

ELECTRIC CIRCUIT DEVICE (English)

Patent Assignee: SANYO ELECTRIC CO

Author (Inventor): YOSHIZAKO KEIZO; FURUTA YOSHIHIRO

IPC: *G02F-001/136; H01L-029/784

Derwent WPI Acc No: G 90-301409

JAPIO Reference No: 140508P000127

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date	
JP 2212818	A2	900824	JP 8934281	A	890214	(BASIC)
JP 2740235	B2	980415	JP 8934281	A	890214	

Priority Data (No,Kind,Date):

JP 8934281 A 890214

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

03237318 **Image available**

ELECTRIC CIRCUIT DEVICE

PUB. NO.: 02-212818 [JP 2212818 A]

PUBLISHED: August 24, 1990 (19900824)

INVENTOR(s): YOSHIZAKO KEIZO

FURUTA YOSHIHIRO

APPLICANT(s): SANYO ELECTRIC CO LTD [000188] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 01-034281 [JP 8934281]

FILED: February 14, 1989 (19890214)

INTL CLASS: [5] G02F-001/136; H01L-029/784

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD:R011 (LIQUID CRYSTALS)

JOURNAL: Section: P, Section No. 1128, Vol. 14, No. 508, Pg. 127,
November 07, 1990 (19901107)

ABSTRACT

PURPOSE: To evade contact metal cutting in a contact hole by adhering an insulating film on the internal surface and outer peripheral edge upper part of the contact hole.

CONSTITUTION: The contact hole which exposes a 1st electrode film is formed while penetrating a 2nd electrode and an inter-layer insulating film, and an insulating film 61 is embedded and adhered on the internal wall surface of the contact hole C. Further, a 3rd electrode is formed by adhesion extends over the 1st electrode exposed at the bottom part of the contact hole C and the 2nd electrode at the outer periphery of the contact hole C. Namely, while the overetching part of the internal wall of the contact hole C in the formation of the contact hole C is repaired with the insulating film 61, a metallic film for contacting is formed by adhesion. Consequently, the step cutting accident of the metallic film for contacting is evaded.

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-212818

⑬ Int. Cl.³G 02 F 1/136
H 01 L 29/784

識別記号

5 0 0

庁内整理番号

7370-2H

⑭ 公開 平成2年(1990)8月24日

8624-5F H 01 L 29/78 3 1 1 A

審査請求 未請求 請求項の数 2 (全4頁)

⑮ 発明の名称 電気回路装置

⑯ 特 願 平1-34281

⑰ 出 願 平1(1989)2月14日

⑱ 発 明 者 吉 迫 圭 三 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内
 ⑲ 発 明 者 古 田 喜 裕 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内
 ⑳ 出 願 人 三洋電機株式会社 大阪府守口市京阪本通2丁目18番地
 ㉑ 代 理 人 弁理士 西野 卓嗣 外2名

明 細 書

1. 発明の名称

電気回路装置

2. 特許請求の範囲

(1) 絶縁基板上に少なくとも第1の電極と該第1の電極上に層間絶縁膜を介して形成された第2の電極とを備え、これら上記第1及び第2の電極を電気的に接続する電気回路装置に於て、

上記第2の電極と上記層間絶縁膜を貫通するコンタクトホールを設けると共に該コンタクトホールの内壁面に絶縁膜を埋設し、該コンタクトホール底部に露出した第1の電極とコンタクトホール外周の第2の電極とに跨る第3の電極を被覆形成してなる事を特徴とする電気回路装置。

(2) 絶縁基板上に、補助容量電極膜、補助容量絶縁膜、ゲート電極膜並びに表示画素電極、ゲート絶縁膜、半導体膜、ソース並びにドレイン電極膜の積層構造をなす薄膜トランジスタアレイを備え、更に該薄膜トランジスタアレイの周囲の特定箇所上記補助容量電極膜の外部引き出し用のコンタクト手段を設けた電気回路装置に於て、

上記コンタクト手段は、上記補助容量電極膜か

ら延長した補助容量電極延長膜が露出する位置で、上記補助容量絶縁膜の延長膜と上記ゲート電極膜パターン形成時に同時形成された独立の端子膜との積層部分にコンタクトホールを設けると共に該ホールの内壁面にゲート絶縁膜の延長膜を被覆せしめ、該ホール内で露出した補助容量電極延長膜と該ホール周辺の端子膜とに跨って、上記ソース成はドレイン電極膜パターン形成時に同時形成された独立のコンタクト金属膜を被覆形成してなる事を特徴とする電気回路装置。

3. 発明の詳細な説明

(イ) 産業利用の利用分野

本発明は電気回路接続のためのコンタクトホールを備えた電気回路装置、特に薄膜トランジスタを多数備えた薄膜トランジスタアレイの如き電気回路装置に関する。

(ロ) 従来の技術

近年、多数の薄膜トランジスタ(以下、TFTと省略する)を液晶表示パネル基板にアレイ状に配置したアクティブマトリクス型の液晶表示装置が開発されている。

この様な液晶表示装置は、各画素毎にTFTに

結合された画素電極が設けられ、この画素電極毎にTFTを介して画素信号が印加される構成であり、この画素信号電位保持能力を補助するための補助容量電極を付加する事が提案されている(例えば、特開昭54-106194号公報、特開昭56-65174号公報)。

第4図に補助容量電極を備えた液晶表示装置の模式的な等価回路を示す。

同図において、画素対応でマトリクス配置された多数のTFT[T]と、各TFT[T]に結合したLCD容量[C_L]の一方の電極をなす画素表示電極膜(50)と、この画素表示電極膜(50)を一方の電極とする補助容量[C_A]の他方の電極をなす補助容量電極膜(20)と、画素膜(20)の外引き出し用の端子膜[X]と、各ゲート電極ライン[G]並びにドレイン電極のライン[D]とが液晶表示装置の一方の基板に設けられる。このような基板として、現在、出願人が開発中のTFTマトリクスアレイの要部(一画素のTFT付近の断面)を第3図に示す。

尚、第3図のLCD容量[C_L]の他方の電極は図示しないが、液晶表示装置の他方の基板上に

共通電極として形成されている。

第3図において、(10)はガラス基板、(20)はITOからなる補助容量電極膜、(30)は酸化シリコン或は、窒化カシリコンからなる補助容量絶縁膜、(40)は金/クロムの2層構造のゲート電極膜、(50)はITOからなる画素単位の表示電極膜、(60)は酸化シリコン或は、窒化カシリコンからなるゲート絶縁膜、(70)はアモルファスシリコンからなる半導体膜、(80)、(90)はアルミニウムからなるソース、及びドレイン電極膜であり、この内、ゲート電極膜(50)とゲート絶縁膜(60)と半導体膜(70)とソース、及びドレイン電極膜(80)(90)でTFT[T]を構成している。更に、表示電極膜(50)と補助容量電極膜(20)とで補助容量[C_A]が構成される。

この様な積層構造体の最下層に於て補助容量[C_A]を形成するための補助容量電極膜(20)は、TFTアレイ基板の周囲の特定箇所に於て、外部引き出し用の端子とコンタクト(結合)する構成となっている。

この様なコンタクト手段は、本願出願人の設計によると、上記補助容量電極膜(20)から延長し

た補助容量電極延長膜(21)が露出する位置で、補助容量絶縁膜(30)の延長膜(31)と上記ゲート電極膜(40)パターン形成時に同時形成された独立の端子膜(41)との積層部分にコンタクトホール[C]を設け、上記ソース或はドレイン電極膜パターン形成時に同時形成された電極パターンをコンタクトメタル(81)として用いる事によって、コンタクトホール内で露出した補助容量電極延長膜と該ホール周辺の端子膜[X]との電気的結合がなされる。

しかしながら、この様な構造のコンタクト手段は、本願出願人の製造試験によって、第2図に示す如き事故の可能性を見いだした。

即ち、第2図に示すコンタクト部分は、ガラス基板(10)上に、補助容量電極膜(20)の延長膜(21)、補助容量絶縁膜(30)の延長膜(31)、及び端子膜(41)が積層された状態で、エッチングして、この補助容量絶縁延長膜(31)と端子膜(41)とを貫通するコンタクトホール[C]を形成する時、補助容量絶縁延長膜(31)のホール内壁にサイドエッチが生じる。この結果として、端子膜(41)が急激な段差を形成する底部を構成す

ることになるので、後に、ソース、及びドレイン電極膜(80)(90)と同時にパターニングされるコンタクトメタル(81)が、このコンタクトホール[C]の急激な段差によって切断される危険があった。

(ハ) 発明が解決しようとする課題

本発明は、上述の点に鑑みてなされたものであり、上述のコンタクトホール内でのコンタクトメタル切断を回避できる構成のコンタクト手段を備えた電気回路装置を提供するものである。

(ニ) 課題を解決するための手段

本発明の電気回路装置は、第2の電極と層間絶縁膜を貫通して第1の電極膜を露出せしめるコンタクトホールを設けると共に該コンタクトホールの内壁面に絶縁膜を埋設被着し、該コンタクトホール底部に露出した第1の電極とコンタクトホール外周の第2の電極とに跨る第3の電極を被着形成したものである。

更に、本発明の電気回路装置は、補助容量電極付きの薄膜トランジスタアレイの周囲の特定箇所に補助容量電極膜の外引き出し用のコンタクト手段を設けたものであり、該コンタクト手段は、

特開平2-212818(3)

上記補助容量電極膜から延長した補助容量電極延長膜が露出する位置で、上記補助容量絶縁膜の延長膜と上記ゲート電極膜パターン形成時に同時形成された独立の端子膜との積層部分にコンタクトホールを設けると共に該ホールの内壁面にゲート絶縁膜の延長膜を被着せしめ、該ホール内で露出した補助容量電極延長膜と該ホール周辺の端子膜とに跨って、上記ソース或はドレイン電極膜パターン形成時に同時形成された独立のコンタクト金属膜を被着形成したものである。

(ホ) 作用

本発明の電気回路装置によれば、コンタクトホール形成時のホール内壁のオーバーエッチング部分を絶縁膜にて修復した状態で、コンタクト用の金属膜を被着形成できるので、従来ホール内のオーバーエッチングで形成される底部によって多発していたコンタクト用の金属膜の段差切れ事故を回避できる。

(ヘ) 実施例

第1図に本発明の電気回路装置を液晶表示装置のTFTマトリクスアレイ基板に採用した場合の実施例の構成を示す。同図は前述の第2図に対比

し、該ホール底部に露出した「第1の電極」とコンタクトホール外周の「第2の電極」とに跨る「第3の電極」を被着形成した点にある。

この様な第1図の本発明実施例が、第2図の従来例と異なるところは、コンタクトホール[C]の内壁面、及び外周縁上部に亘って絶縁膜(61)を被着した点にある。しかも該絶縁膜(61)は、これ専用に新たに成膜工数を増加せしめて形成したものではなく、ゲート絶縁膜(60)の形成と同時に成膜してパターンニング形成したゲート絶縁延長膜(61)である。

斯るゲート絶縁延長膜(61)は、コンタクトホール[C]内壁にオーバーエッチングによる凹部があっても、この凹部を埋め、しかもこのホール[C]外周縁を適度なテーパ部を持つ形で覆うことになるので、急激な段差が緩和されている。従って、ゲート絶縁延長膜(61)が被着されたコンタクトホール[C]上に、上記ソース、及びドレイン電極膜(80)(90)と同時にコンタクトメタル(81)が形成される時、コンタクトホール[C]部分の段差が緩和されているので、このコンタクトメタル(81)に切断事故はなく、該ホ

るべく、TFTマトリクスアレイ基板の周囲の特定箇所断面図である。即ち、同図は、ガラス基板(10)〔材質:ガラス、膜厚:1mm〕全ての補助容量電極膜(20)に連なった補助容量延長膜(21)〔ITO、1000Å〕、補助容量絶縁膜(30)が延長した補助容量絶縁延長膜(31)〔窒化シリコン、4000Å〕、ゲート電極(40)と同時形成された端子膜(41)〔金/クロム、800Å〕、ゲート絶縁膜(60)が延長したゲート絶縁延長膜(61)〔窒化シリコン、4000Å〕、ソース、及びドレイン電極膜(80)(90)と同時形成されるコンタクトメタル(81)〔アルミニウム、8000Å〕の積層構造箇所を示している。

同図に於て、上記補助容量延長膜(31)を「第1の電極」、上記補助容量絶縁延長膜(31)を「層間絶縁膜」、上記端子膜(41)を「第2の電極」、上記ゲート絶縁延長膜(61)を「絶縁膜」、上記コンタクトメタル(81)を「第3の電極」と見做すと、この場合の本発明実施例の特徴は、「第2の電極」と層間絶縁膜を貫通して「第1の電極」を露出せしめるコンタクトホールを設けると共に該ホールの内壁面に「絶縁膜」を被着

する。同図に於て、上記補助容量延長膜(31)と該ホール外周部の端子膜(41)とが確實に接続される。

(ト) 発明の効果

本発明の電気回路装置は、第2の電極と層間絶縁膜を貫通して第1の電極膜を露出せしめるコンタクトホールを設けると共に該コンタクトホールの内壁面に絶縁膜を埋設被着し、該コンタクトホール底部に露出した第1の電極とコンタクトホール外周の第2の電極とに跨る第3の電極を被着形成したものである。従って、コンタクトホール形成時のホール内壁のオーバーエッチング部分を絶縁膜にて修復した状態で、コンタクト用の金属膜を被着形成できる。従って、従来コンタクトホール内のオーバーエッチングで形成される底部によって多発していたコンタクト用の金属膜の段差切れ事故を回避でき、この結果、第1の電極と第2の電極との電気的接続を確保できる。

さらに、アクティブマトリクス型の液晶表示装置のTFTマトリクスアレイ基板周囲の特定箇所において、本発明を補助容量電極の外部への引き出し手段に採用すれば、このTFTマトリクスア

特開平2-212818 (4)

レイに本来必要であった工程を増加せしめること無く確実なコンタクトを実現できる。

4. 図面の簡単な説明

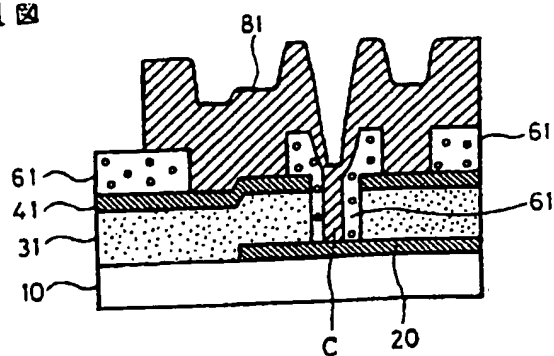
第1図は本発明の電気回路設置をTFTマトリクスアレイ基板に採用した場合の要部断面図、第2図は従来のTFTマトリクスアレイ基板の要部断面図、第3図はTFTマトリクスアレイ基板のTFTの断面図、第4図はTFTマトリクスアレイ基板を持つ液晶表示装置の回路図である。

- (10) …ガラス基板、
- (21) …補助容量延長膜、
- (31) …補助容量絶縁延長膜、
- (41) …端子膜、
- (61) …ゲート絶縁延長膜、
- (81) …コンタクトメタル。

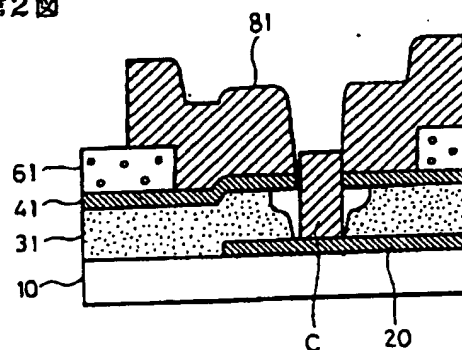
出願人 三洋電機株式会社

代理人 井理士 西野卓嗣 (外2名)

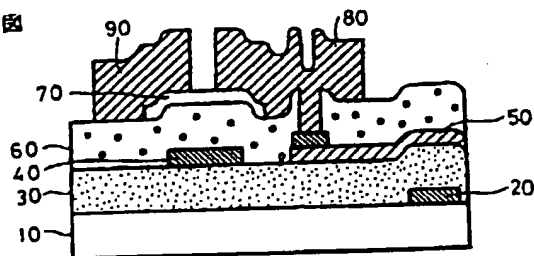
第1回



第2図



第3圖



第4圖

